

DN851

4ビット順逆2進カウンタ / 4-Bit Reversible Binary Counter

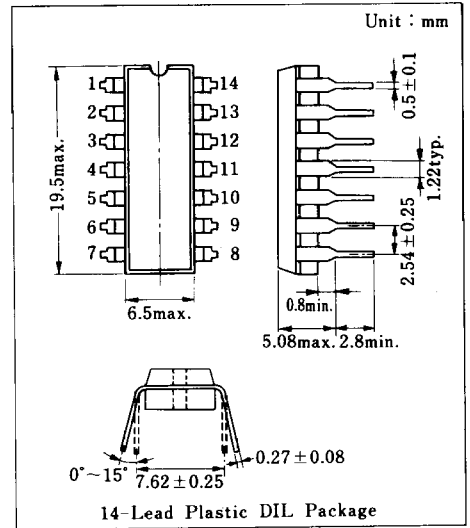
■ 概要 / Description

DN851は、電子チューナ選局用として設計された半導体集積回路です。

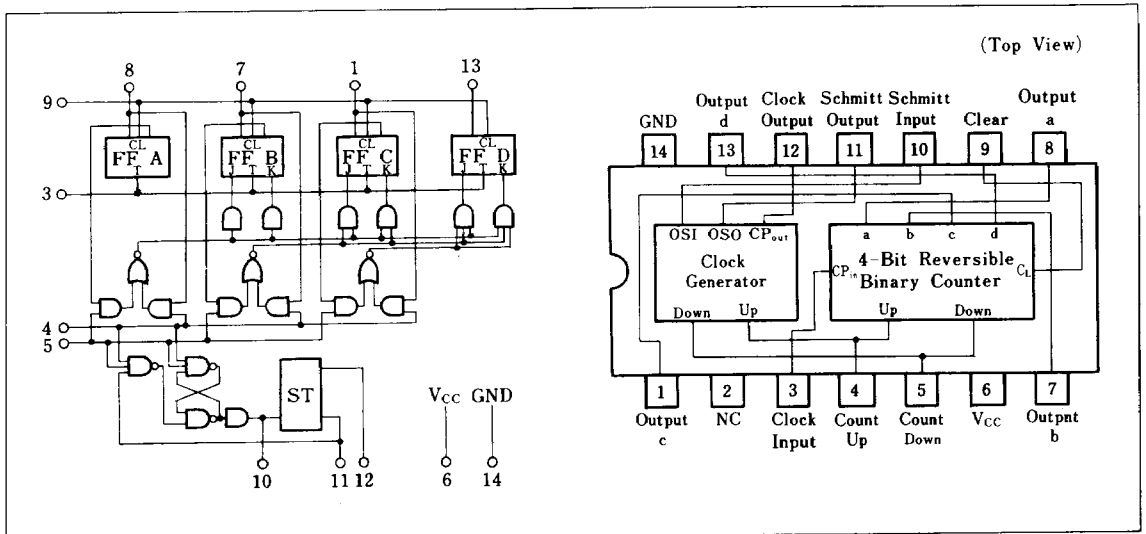
The DN851 is a 4-bit reversible up-down counter with internal clock generator.

■ 特徴

- クロック発生回路を内蔵した4ビットのカウンタで、順逆計数が可能
- 外部よりクロックパルスを入れて4ビットバイナリコードを順次取り出すことも可能



■ 等価回路およびブロック図 / Schematic and Block Diagram



■ 絶対最大定格 / Absolute Maximum Ratings (Ta = 25°C)

Item		Symbol	Rating		Unit
電 圧	電源電圧	V _{CC}	-0.5 ~ 8		V
	回路電圧	入力電圧	V _{3, 4, 5, 10-14}	-0.5 5.5	V
		出力電圧 *1	V ₉₋₁₄	-0.5 0.8	V
電 流	回路電流	入力電流	I _{3, 4, 5}	-10 1	mA
			I ₉	-1 10	mA
			I ₁₀	-5 5	mA
	出力電流		I _{1, 17, 18, 111, 113}	-5 20	mA
			I ₁₂	-5 30	mA
			I ₆	-10 100	mA
	電源電流		I _{CC}	100	
許容損失		P _D	400		mW
温 度	動作周囲温度	T _{opr}	-20 ~ +75		°C
	保存温度	T _{stg}	-65 ~ +150		°C

*1 出力が“H”のとき

注) 回路電流では、+はICへ流入する電流であり、-は流出する値である。

■ 電気的特性 / Electrical Characteristics (Ta = 25°C)

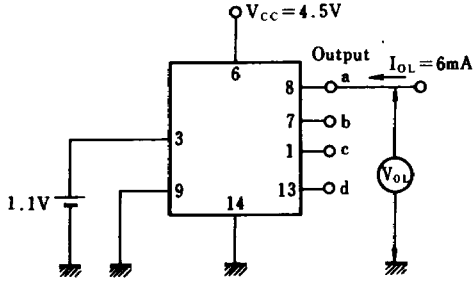
Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
出力電圧ローレベル (Counter)	V _{OL(1)}	1	V _{CC} = 4.5V, I _{OL} = 6mA			0.4	V
出力電圧ハイレベル (Counter)	V _{OH(1)}	2	V _{CC} = 4.5V, I _{OH} = -0.12mA	2.6			V
入力電流ローレベル (Clock)	I _{IL(1)}	3	V _{CC} = 5.5V, V _{IL} = 0V	0		-9	mA
入力電流ハイレベル (Clock)	I _{IH(1)}	4	V _{CC} = 5.5V, V _{IH} = 4V			24	μA
出力電圧ローレベル (Clock)	V _{OL(2)}	5	V _{CC} = 4.5V, I _{OL} = 12mA (Clock) V _{IL} = 0.6V (Count Up)			0.4	V
出力電圧ハイレベル (Clock)	V _{OH(2)}	6	V _{CC} = 4.5V, I _{OH} = -0.12mA (Clock) V _{IL} = 0.6V (Count Up)	2.6			V
出力電圧ローレベル (Schmitt)	V _{OL(3)}	7	V _{CC} = 4.5V, I _{OL} = 6mA (Schmitt) V _{IL} = 0.6V (Count Down)			0.4	V
出力電圧ハイレベル (Schmitt)	V _{OH(3)}	8	V _{CC} = 4.5V, I _{OH} = -50μA (Schmitt) V _{IL} = 0.6V (Count Down)	3.5			V
入力電圧ローレベル (Schmitt)	V _{IL(1)}	9	V _{CC} = 4.5V, I _{IL} = -10μA (Schmitt) V _{IL} = 0.6V (Count Up)			0	V
入力電圧ハイレベル (Schmitt)	V _{IH(1)}	10	V _{CC} = 4.5V, I _{IH} = -1.0mA (Schmitt)	2.6			V
入力電流ローレベル (Count Up/Down)	I _{IL(2)}	11/13	V _{CC} = 5.5V, V _{IL} = 0V (Up/Down) 出力“HHHH/LLLL”のとき	0		-10	mA
入力電流ハイレベル (Count Up/Down)	I _{IH(2)}	12/14	V _{CC} = 5.5V, V _{IH} = 5.5V (Up/Down)			50	μA
入力電流 (Clear)	I _I	15	V _{CC} = 5.5V	0.3			mA
電源電流	I _{CC}	16	V _{CC} = 5V, 出力“LLLL”のとき			45	mA

注) 動作電源電圧範囲 V_{CC} = 5 ± 0.5V

■ 入力ロジックレベル (V_{CC} = 5V, Ta = 25°C)

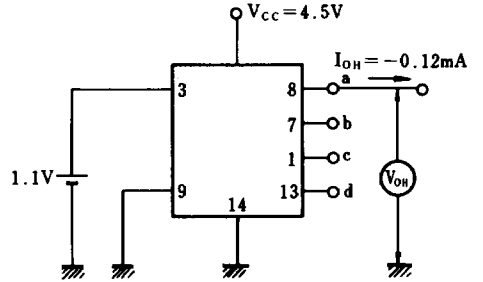
Input	“L”	“H”
Clock Input (Pin ③)	1.1V _{max.}	1.9V _{min.}
Count Up/Down (Pin ④/⑤)	0.6V _{max.}	2.5V _{min.}

Test Circuit 1 ($V_{OL(1)}$)

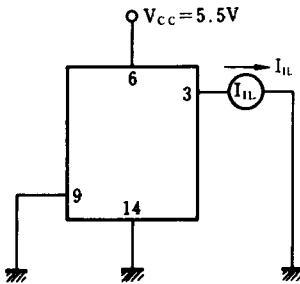


各出力端子ごとに測定する。

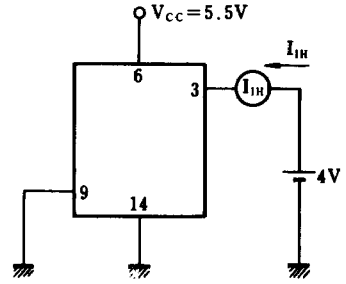
Test Circuit 2 ($V_{OH(1)}$)



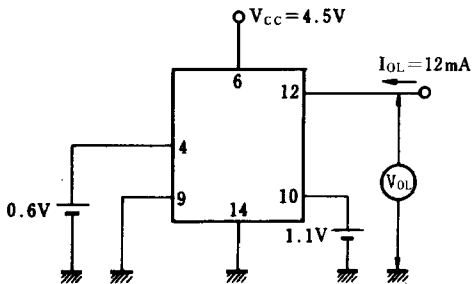
Test Circuit 3 ($I_{IL(1)}$)



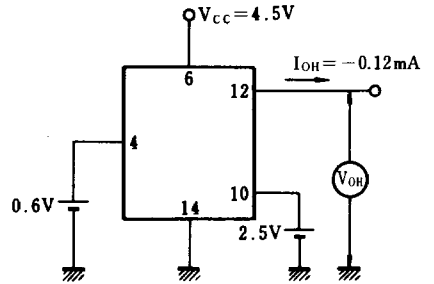
Test Circuit 4 ($I_{IH(1)}$)



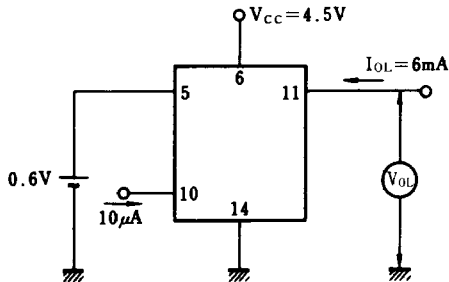
Test Circuit 5 ($V_{OL(2)}$)



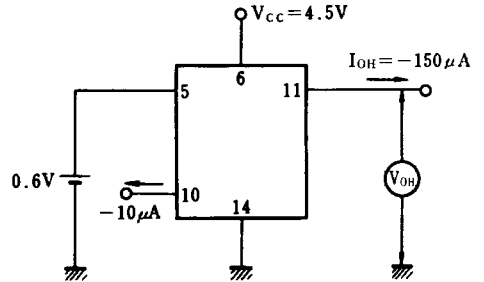
Test Circuit 6 ($V_{OH(2)}$)



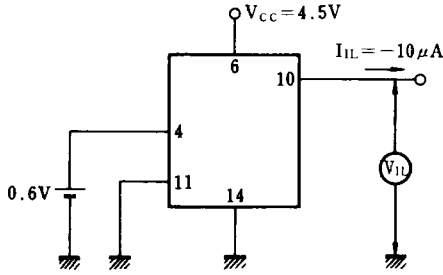
Test Circuit 7 ($V_{OL(3)}$)



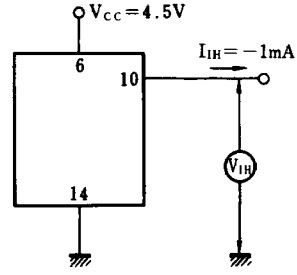
Test Circuit 8 ($V_{OH(3)}$)



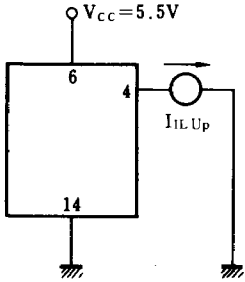
Test Circuit 9 ($V_{IL(1)}$)



Test Circuit 10 ($V_{IH(1)}$)

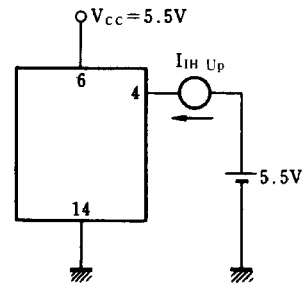


Test Circuit 11 ($I_{IL(2) Up}$)

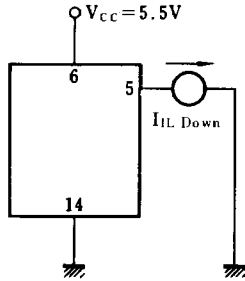


出力“HHHH”のとき測定する

Test Circuit 12 ($I_{IH(2) Up}$)

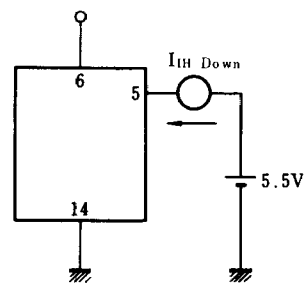


Test Circuit 13 ($I_{IL(2) Down}$)

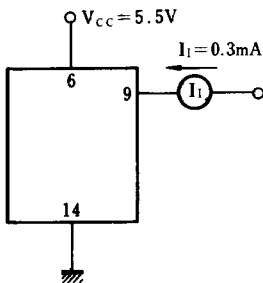


出力“LLLL”のとき測定する

Test Circuit 14 ($I_{IH(2) Down}$)

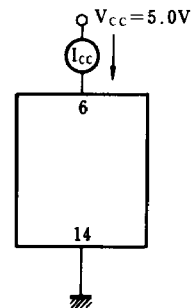


Test Circuit 15 (I_I)



出力が“LLLL”になるかを測定する

Test Circuit 16 (I_{CC})



出力が“LLLL”のとき測定する

■ 真理値表 (V_{CC}=5V, T_a=25°C)
 カウンタ (Pin ③ と Pin ⑫ を接続)

Output	Up Operation (Pin ④ = "L", Pin ⑤ = "H")															
	t _n	t _{n+1}	t _{n+2}	t _{n+3}	t _{n+4}	t _{n+5}	t _{n+6}	t _{n+7}	t _{n+8}	t _{n+9}	t _{n+10}	t _{n+11}	t _{n+12}	t _{n+13}	t _{n+14}	t _{n+15}
a (Pin ⑧)	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H
b (Pin ⑦)	L	L	H	H	L	L	H	H	L	L	H	H	L	L	H	H
c (Pin ①)	L	L	L	L	H	H	H	H	L	L	L	L	H	H	H	H
d (Pin ⑬)	L	L	L	L	L	L	L	L	H	H	H	H	H	H	H	H
	t _{n+15}	t _{n+14}	t _{n+13}	t _{n+12}	t _{n+11}	t _{n+10}	t _{n+9}	t _{n+8}	t _{n+7}	t _{n+6}	t _{n+5}	t _{n+4}	t _{n+3}	t _{n+2}	t _{n+1}	t _n
	Down Operation (Pin ④ = "H", Pin ⑤ = "L")															

シュミット入力 (V_{CC}=5V, T_a=25°C)

Input			Output
Pin ④	Pin ⑤	Pin ⑩	Pin ⑪
L	L	X	L
L	H	X	L
H	L	X	L
H	H	L	*
H	H	H	H

注)
 ・ X は "L" または "H" いずれでもよいことを示す。
 ・ * は "L" または "H" でそれ以前の動作により定まる。
 ・ 出力 "L" のとき発振可能。出力 "H" のとき発振停止。

クリア動作 (V_{CC}=5V, T_a=25°C)

Clear Input	Output			
Pin ⑨	a (Pin ⑧)	b (Pin ⑦)	c (Pin ①)	d (Pin ⑬)
H*	L	L	L	L

注) H* はクリア入力電流 (I_i) 0.3~10mA である。