

# MN4116

## 16384 ビット NMOS ダイナミック RAM / 16384-Bit NMOS Dynamic RAM

### ■ 概要 / Description

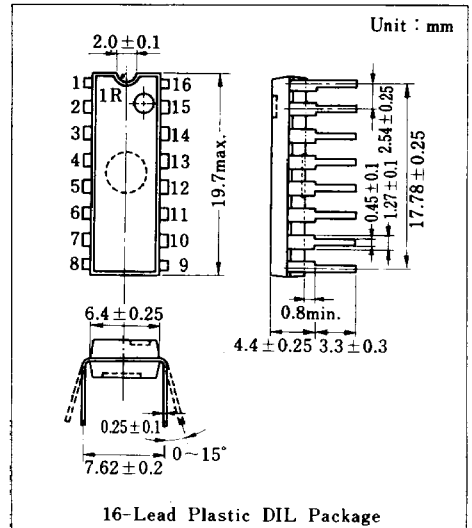
MN4116 は、16384 ビット (16384 ワード×1 ビット) NMOS ダイナミック RAM です。

アドレス入力は、マルチプレックス方式で2層ポリシリコン構造を採用しています。電源許容変動範囲が±10%と大きく、全入力はTTLコンパチブル、出力はスリーステートノンラッチ方式を採用し、I/O コモン接続として使用できます。

The MN4116 is a 16384-bit (16384 words×1 bit) NMOS dynamic RAM. The device uses multiplexing address inputs, and all inputs are TTL compatible and the outputs are using three-state non-latch system.

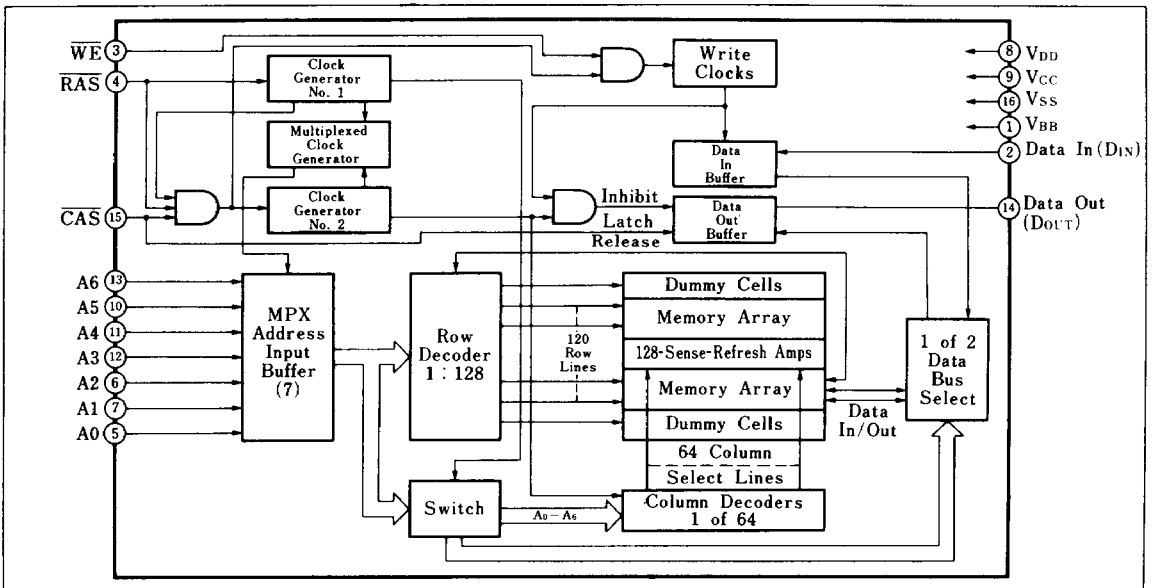
### ■ 特徴

- メモリ構成 16384 ワード (1 ビット/ワード)
- アクセス時間 最大 300 ns
- サイクル時間 最大 480 ns
- 消費電力 最大 462 mW (動作時)  
最大 20 mW (スタンバイ時)
- 電源電圧 +12 V, ±5 V, 0 V
- 全入力 TTL コンパチブル, 低入力容量
- 出力スリーステート TTL コンパチブル
- ゲーテッド CAS
- 128 リフレッシュサイクル



- アーリライト動作によりコモンI/O接続可能
- サイクルエンドで出力がラッチされず、メモリ拡張容易
- リードモディファイライト、RAS オンリフレッシュ、ページモード可能
- シリコンゲート、2層ポリシリコンNチャンネルMOS 1トランジスタセル構造

### ■ ブロック図 / Block Diagram



### ■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
端子電圧	V <sub>TH</sub> *1	-0.5 ~ +20	V
電源電圧	V <sub>DD</sub> , V <sub>CC</sub> *2	-0.5 ~ +15	V
出力電流	I <sub>O</sub>	50	mA
許容損失	P <sub>D</sub>	1.0	W
動作周囲温度	T <sub>opr</sub>	0 ~ +70	°C
保存温度	T <sub>stg</sub>	-55 ~ +150	°C

\*1 V<sub>BB</sub> 基準, \*2 V<sub>SS</sub> 基準, V<sub>BB</sub>-V<sub>SS</sub>(V<sub>DD</sub>-V<sub>SS</sub>>0V)

### ■ 動作条件/Operating Conditions (Ta=0~+70°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V <sub>DD</sub>		10.8	12.0	13.2	V
	V <sub>CC</sub>		4.5	5.0	5.5	V
	V <sub>SS</sub>		0	0	0	V
	V <sub>BB</sub>		-4.5	-5.0	-5.5	V
入力電圧ハイレベル	V <sub>IH(1)</sub>	RAS, CAS, WE	2.7		6.5	V
入力電圧ハイレベル	V <sub>IH(2)</sub>	RAS, CAS, WE 以外の入力端子	2.4		6.5	V
入力電圧ローレベル	V <sub>IL</sub>	全入力端子	-1	0	0.8	V

### ■ 電気的特性/Electrical Characteristics

DC 特性/DC Characteristics (V<sub>DD</sub>=12V, V<sub>CC</sub>=5V, V<sub>BB</sub>=-5V, V<sub>SS</sub>=0V, Ta=0~+70°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流 (Avg.)	I <sub>DD(1)</sub>	Normal Operation			35	mA
	I <sub>BB(1)</sub>	RAS, CAS Cycling : t <sub>(RC)</sub> =min.			300	μA
	I <sub>DD(2)</sub>	Standby			1.5	mA
	I <sub>BB(2)</sub>	RAS=CAS=V <sub>IH</sub>			100	μA
	I <sub>DD(3)</sub>	RAS Only Refresh			25	mA
	I <sub>BB(3)</sub>	RAS Cycling, CAS=V <sub>IH</sub> : t <sub>RC</sub> =min.			300	μA
	I <sub>DD(4)</sub>	Page Mode			27	mA
	I <sub>BB(4)</sub>	RAS=V <sub>IL</sub> , CAS Cycling : t <sub>(PC)</sub> =225ns			300	μA
V <sub>CC</sub> 電源電流	I <sub>CC</sub> *1	出力高インピーダンス状態	-10		10	μA
入力リーク電流 (All Inputs)	I <sub>Leak(1)</sub>	V <sub>BB</sub> =-5V, 0V ≤ V <sub>I</sub> ≤ 7V, 測定端子以外 0V	-10		10	μA
出力リーク電流	I <sub>Leak(2)</sub>	出力高インピーダンス状態, 0V ≤ V <sub>O</sub> ≤ 5.5V	-10		10	μA
出力電圧ハイレベル	V <sub>OH</sub>	I <sub>OH</sub> =-5mA	2.4			V
出力電圧ローレベル	V <sub>OL</sub>	I <sub>OL</sub> =4.2mA			0.4	V

\*1 V<sub>CC</sub> 端子は、出力バッファのみに接続されており、出力選択時、V<sub>CC</sub> 電源電流は出力の負荷に依存する。

注) 出力ロード電流がないとき出力電圧の振幅は、ほぼ V<sub>SS</sub> から V<sub>CC</sub> となる。もし出力レベルを問題にしないならば、V<sub>CC</sub> を V<sub>SS</sub> にしても内部的な動作には関係ない。

AC特性/AC Characteristics ( $V_{DD}=12V, V_{CC}=5V, V_{BB}=5V, T_a=0\sim+70^{\circ}C$ )

Item	Symbol	Condition	min.	typ.	max.	Unit
リフレッシュ間隔	$t_{REF}$				2	ms
ランダムリード/ライトサイクルタイム	$t_{RC}$		375			ns
リード・ライトサイクルタイム	$t_{RWC}$		375			ns
ページモードサイクルタイム	$t_{PC}$		225			ns
RASからのアクセスタイム *1, *3	$t_{RAC}$			200		ns
CASからのアクセスタイム *2, *3	$t_{CAC}$			135		ns
出力ターンオフディレイタイム	$t_{OFF}$		0		50	ns
立上り, 立下り期間	$t_r, t_f$		3		50	ns
RASプリチャージタイム	$t_{RP}$		120			ns
RASパルス幅	$t_{RAS}$		200		32000	ns
RASホールドタイム	$t_{RSH}$		135			ns
CASプリチャージタイム	$t_{CP}$		80			ns
CASパルス幅	$t_{CAS}$		135		10000	ns
CASホールドタイム	$t_{CSH}$		200			ns
RAS・CASディレイタイム *4	$t_{RCD}$		30		65	ns
CAS・RASプリチャージタイム	$t_{CRP}$		-20			ns
ロウアドレスセットアップタイム	$t_{ASR}$		0			ns
ロウアドレスホールドタイム	$t_{RAH}$		25			ns
コラムアドレスセットアップタイム	$t_{ASC}$		-5			ns
コラムアドレスホールドタイム	$t_{CAH}$		55			ns
RASからのコラムアドレスホールドタイム	$t_{AR}$		120			ns
リード命令セットアップタイム	$t_{RCS}$		0			ns
リード命令ホールドタイム	$t_{RCH}$		10			ns
ライト命令セットアップタイム *5	$t_{WCS}$		-10			ns
ライト命令ホールドタイム	$t_{WCH}$		55			ns
RASからのライト命令ホールドタイム	$t_{WCR}$		120			ns
ライト命令パルス幅	$t_{WP}$		55			ns
ライト命令・RASリードタイム	$t_{RWL}$		80			ns
ライト命令・CASリードタイム	$t_{CWL}$		80			ns
データ入力セットアップタイム	$t_{DS}$		0			ns
データ入力ホールドタイム	$t_{DH}$		55			ns
RASからのデータ入力ホールドタイム	$t_{DHR}$		120			ns
CAS・ライト命令ディレイタイム *5	$t_{CWD}$		95			ns
RAS・ライト命令ディレイタイム *5	$t_{RWD}$		160			ns

\*1  $t_{RCD} \leq t_{RCD}(\max)$  の場合。もし  $t_{RCD} > t_{RCD}(\max)$  になる場合は、その分 ( $t_{RCD} - t_{RCD}(\max)$ ) だけ  $t_{RAC}$  が大きくなる。

\*2  $t_{RCD} \geq t_{RCD}(\max)$  の場合。

\*3 2TTL+100pF 負荷。

\*4  $t_{RCD}(\max)$  は、 $t_{RCA}(\max)$  が保証される  $t_{RCD}$  の最大ポイントで動作限界点ではない。もし、 $t_{RCD} > t_{RCD}(\max)$  になった場合は、アクセスタイムは  $t_{CAC}$  に支配される。

\*5  $t_{WCS}$ ,  $t_{CWD}$ ,  $t_{RWD}$  は、動作モードを規定する点でメモリの動作限界点ではない。

$t_{WCS} \geq t_{WCS}(\min)$  の場合は、アーリイライトサイクルとなり、出力端子はオープン (ハイインピーダンス) となる。

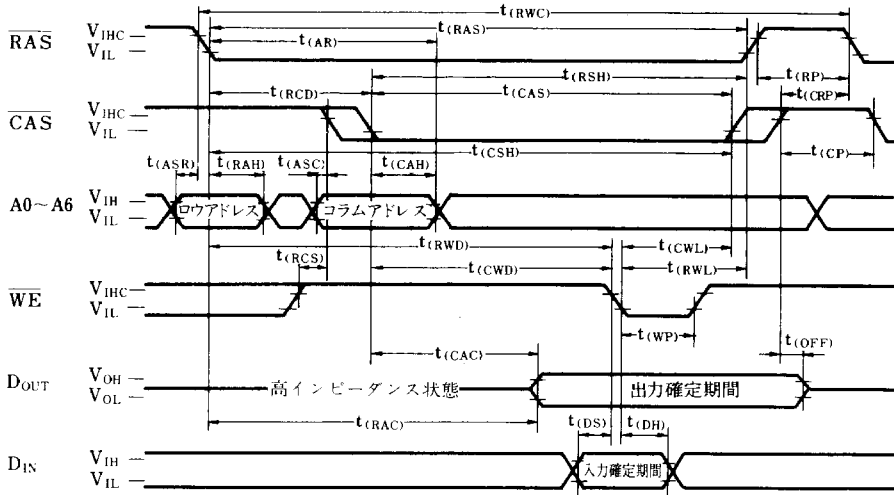
$t_{CWD} \geq t_{CWD}(\min)$  で  $t_{RWD} \geq t_{RWD}(\min)$  の場合は、リードライトサイクルとなり、データ出力は選択セルの情報になる。

上記以外のタイミングの場合、出力は不確定になる。

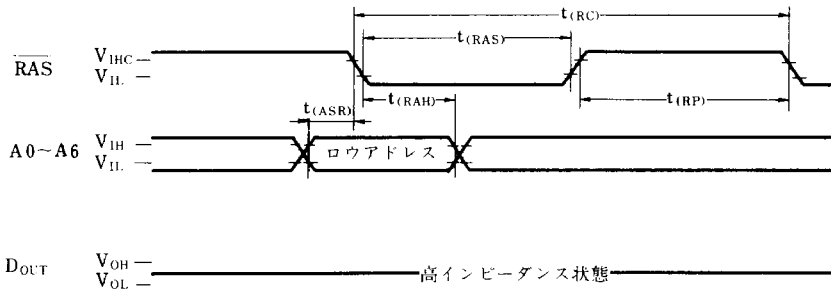


3. リード・ライト／リード・モディファイ・ライトサイクル

READ・WRITE／READ・MODIFY・WRITE Cycle

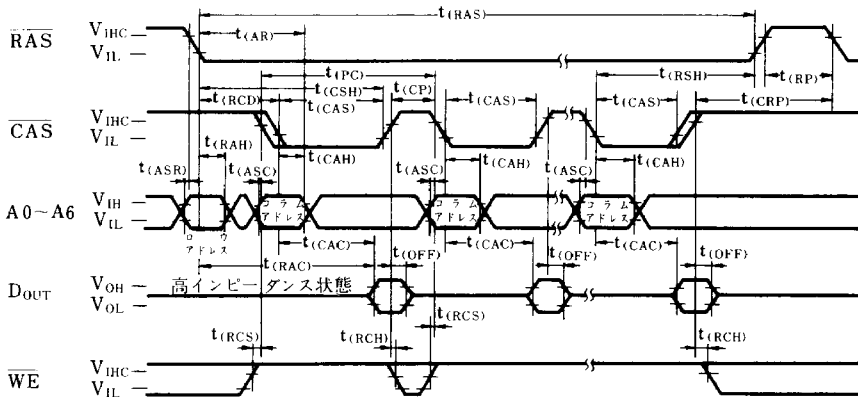


4. RAS オンリ リフレッシュサイクル／RAS Only Refresh Cycle



注) CAS= $V_{IH}$ , WE="H", "L" に無関係。

5. ページモード・リードサイクル／Page Mode・READ Cycle





### 3. データ入力

データ入力端子の情報は、ライトサイクルまたはリードモディファイ ライトサイクルに設定された場合に、内部に書き込まれます。

データ入力 ( $D_{IN}$ ) レジスタのストロブは、 $\overline{WE}$  と  $\overline{CAS}$  の立下りの違いになります。

いま、ライトサイクルにおいて  $\overline{CAS}$  が立ち下がる前に、 $\overline{WE}$  がローレベル (ライトモード) になったとすれば、 $D_{IN}$  は  $\overline{CAS}$  によってストロブされ、データのセットアップとホールド時間は、 $\overline{CAS}$  の立下りから規定されます。

一方、リードモディファイ ライトサイクルにみられるように、 $\overline{WE}$  が  $\overline{CAS}$  の立下りより遅れてローレベルになる場合は、 $D_{IN}$  は  $\overline{WE}$  の立下りによってストロブされ、セットアップとホールド時間は、 $\overline{WE}$  の立下りから規定されます。

### 4. データ出力

出力バッファは、スリーステート TTL 出力となっており、ファンアウトとして標準的な TTL を 2 入力駆動できます。データ出力情報は、データ入力と同相の極性が出力されません。 $\overline{CAS}$  がローレベルになるまで、出力はハイインピーダンス状態を保ちます。

リードサイクルまたはリードモディファイ ライトサイクルにおいて、 $t_{(RCD)}$  が  $t_{(RCD)}(\max)$  以下にあるときは、 $\overline{RAS}$  の立下りから最大  $t_{(RAC)}(\max)$  以内に選択されたセルのデータ出力が得られます。

もし  $t_{(RCD)}$  が  $t_{(RCD)}(\max)$  よりも大きい場合には、 $\overline{CAS}$  の立下りから最大  $t_{(CAC)}(\max)$  以内にデータ出力が得られます。

当然、このときの  $t_{(RAC)}$  は  $t_{(RCD)} - t_{(RCD)}(\max)$  だけ大きくなります。

データ出力情報は一旦出力されると、 $\overline{RAS}$  入力にかかわらず  $\overline{CAS}$  が再びハイレベルになるまで保持されます。

### 5. ページモード

ページモード動作は、ロウアドレスを内部的にラッチし、 $\overline{RAS}$  をローレベルにしたまま  $\overline{CAS}$  を動作させ、コラムアドレスをストロブしていくもので、消費電力が少なく、通常のサイクルに比べアクセスタイム サイクルタイムが小さくなります。

### 6. リフレッシュ

データ保持のために、ロウアドレス各々につき最大 2 ms 以内にリフレッシュする必要があります。

通常のメモリ動作においては、選択されたセルと同じロウ (行) に接続されているセルは、自動的にリフレッシュされます。

$\overline{RAS}$  オンリリフレッシュモードは、 $\overline{CAS}$  をハイレベルにして  $\overline{RAS}$  のみ動作させ、128 のロウアドレスの各々を選択し、すべてのセルのリフレッシュを行なう動作モードで、通常のメモリ動作に比較して消費電力を低減できます。この場合、出力はハイインピーダンスとなります。